

MULTILAYER INTERCONNECTION BOARD AND ITS MANUFACTURE

Patent Number: JP2000138457

Publication date: 2000-05-16

Inventor(s): HAYASHI KATSURA;; HORI MASAAKI

Applicant(s): KYOCERA CORP

Requested Patent: JP2000138457

Application Number: JP19980311643 19981102

Priority Number(s):

IPC Classification: H05K3/46; H05K3/40; H05K3/42

EC Classification:

Equivalents:

Abstract

PROBLEM TO BE SOLVED: To form a multilayer interconnection layer of superior surface evenness on a core board surface in lower number of processes.

SOLUTION: On the upper and lower surfaces of a core board A which comprises an insulating board containing thermosetting resin and fiber-like filler and has through hole conductors, insulating sheets provided with via hole conductors 7 wherein a via hole is filled with metal paste are laminated, respectively, to form insulating layers 6. Then a wiring circuit layer 8 on the surface of a transfer film 9 is laminated and press-bonded to the surface of the insulating layer 6, and then it is transferred and the wiring circuit layer 8 is buried in the surface of the insulating layer 6. After these processes are repeated to make them multilayered, the thermosetting resin is heated to set completely, thereby obtaining a multilayer interconnection board B in which multilayer interconnection layers on the upper and lower surface sides are electrically connected to each other with the through hole conductor of the core board A.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-138457

(P2000-138457A)

(43)公開日 平成12年5月16日 (2000.5.16)

(51)Int.Cl.⁷
H 05 K 3/46

識別記号

F I
H 05 K 3/46テマコード(参考)
K 5 E 3 1 7
N 5 E 3 4 63/40
3/42

6 2 0

3/40
3/42K
6 2 0 Z

審査請求 未請求 請求項の数2 OL (全8頁)

(21)出願番号

特願平10-311643

(22)出願日

平成10年11月2日 (1998.11.2)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72)発明者 林 桂

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(72)発明者 堀 正明

鹿児島県国分市山下町1番1号 京セラ株式会社国分工場内

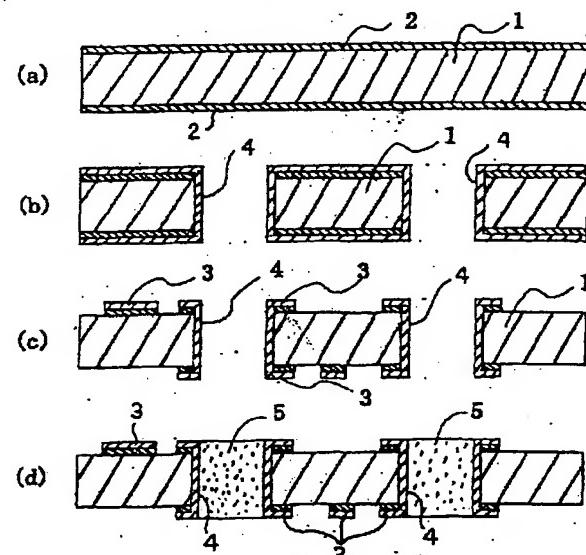
最終頁に続く

(54)【発明の名称】 多層配線基板およびその製造方法

(57)【要約】 (修正稿)

【課題】コア基板表面に表面平坦性に優れ、且つ少ない工程数で多層配線層が形成可能な多層配線基板とその製造方法を提供する。

【解決手段】熱硬化性樹脂と繊維状フィラーを含有する絶縁基板1からなりスルーホール導体4を具備するコア基板Aの上面および下面に、ピアホール内に金属ペーストが充填されたピアホール導体7を有する絶縁シートを積層して絶縁層6を形成する。絶縁層表面に転写フィルム9表面の配線回路層8を積層圧着後、転写して、配線回路層を絶縁層表面に埋設する。の工程を繰り返して多層化した後、熱硬化性樹脂を加熱して完全硬化して、上面側と下面側の多層配線層10とをコア基板のスルーホール導体によって電気的に接続してなる多層配線基板Bを得る。



【特許請求の範囲】

【請求項1】熱硬化性樹脂と繊維状フィラーを含有する絶縁基板の表面に配線回路層が形成されてなるコア配線基板の上面および下面に、熱硬化性樹脂を含有する絶縁層と、該絶縁層の表面に埋設された金属箔からなる配線回路層と、前記絶縁層に形成されたピアホール内に金属粉末が充填されてなるピアホール導体とを具備する多層配線層が形成されてなり、前記上面側の多層配線層と、前記下面側の多層配線層とが、前記コア基板を貫通して形成されたスルーホール内壁にメッキ層が形成されてなるスルーホール導体によって電気的に接続されてなることを特徴とする多層配線基板。

【請求項2】熱硬化性樹脂と繊維状フィラーを含有する絶縁基板からなり、該基板を貫通して形成されたスルーホール内壁にメッキ層が形成されてなるスルーホール導体を具備するコア基板の上面および下面に対して、少なくとも下記(a)～(e)の工程

- a) 热硬化性樹脂を含有する未硬化の絶縁シートを作製する工程；
- b) 該絶縁シートにピアホールを形成し、該ピアホール内に金属粉末を含有するペーストを充填してピアホール導体を形成する工程；
- c) ピアホール導体が形成された絶縁シートをコア基板の表面に積層して絶縁層を形成する工程；
- d) 前記絶縁層の表面に、予め表面に金属箔からなる配線回路層が形成された転写フィルムの配線回路層形成面を積層圧着して、前記配線回路層を前記絶縁層表面に埋設した後、転写フィルムのみ剥離して前記配線回路層を前記絶縁層表面に転写させる工程；
- e) 前記絶縁層中の熱硬化性樹脂が硬化するに充分な温度に加熱する工程を経て多層配線層を形成してなることを特徴とする多層配線基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子収納用パッケージなどに適した多層配線基板とその製造方法に関するものである。

【0002】

【従来技術】近年、電子機器は小型化が進んでいるが、近年携帯情報端末の発達や、コンピューターを持ち運んで操作するいわゆるモバイルコンピューティングの普及によってさらに小型、薄型且つ高精細の多層配線基板が求められる傾向にある。

【0003】また、通信機器に代表されるように、高速動作が求められる電子機器が広く使用されるようになってきた。高速動作が求められるということは、高い周波数の信号に対し、正確なスイッチングが可能であるなど多種な要求を含んでいる。そのような電子機器に対応するため、高速動作に適した多層プリント配線板が求められている。

【0004】高速動作を行うためには、配線の長さを短くし、電気信号の伝播に要する時間を短縮することが必要である。配線の長さを短縮するために、配線の幅を細くし、配線の間隙を小さくするという、小型、薄型且つ高精細の多層配線基板が求められる傾向にある。そのような高密度配線の要求に対応するため、従来より、多層配線基板の製造方法としては、ビルドアップ法が用いられている。

【0005】そこで、ビルドアップ法(1)について、図3をもとに説明する。まず、(a)ガラスエポキシ複合材料からなる絶縁基板21の表面に配線回路層22が形成され、またスルーホール導体23が形成されたコア基板aを用意する。(b)このコア基板aの表面に感光性樹脂を塗布して絶縁層24を形成する。(c)感光性樹脂からなる絶縁層24に対して露光現像してバイアホール25を形成する。(d)バイアホール25の内壁を含む絶縁層24の全表面に銅などのメッキ層26を形成する。(e)メッキ層24表面に感光性レジストを塗布／露光／現像／エッチング／レジスト除去を経て配線回路層26を形成する。その後、必要に応じ上記(b)～(e)の工程を繰り返すことにより、絶縁層および配線回路層を繰り返して形成して多層化することが行われている。

【0006】また、近年では、上記感光性樹脂に代えて、樹脂付き銅箔を使用し、この樹脂付き銅箔を基板上に積層するビルドアップ法(2)も開発されている。この方法を図4をもとに説明する。(a)ガラスエポキシ複合材料からなる絶縁基板31の表面に配線回路層32およびスルーホール導体33が形成されたコア基板bを用意する。(b)このコア基板bの表面に、熱プレスなどの方法で銅箔34の一面に未硬化状態の熱硬化性樹脂35が塗布された樹脂付き銅箔を貼り付けた後、加熱して樹脂35を完全に硬化させて絶縁層35を形成する。

(c)銅箔34および絶縁層35に炭酸ガスレーザー等でバイアホール36を形成する。(d)バイアホール36の内壁を含む絶縁層34の全表面に銅などのメッキ層37を形成する。(e)メッキ層37表面に感光性レジスト塗布／露光／現像／エッチング／レジスト除去を経て配線回路層38を形成する。その後、必要に応じ上記(b)～(f)の工程を繰り返すことにより、絶縁層および配線回路層を繰り返して形成して多層化することが行われている。

【0007】

【発明が解決しようとする課題】しかし、近年、ビルドアップ法の普及に伴いその問題も明らかになってきた。第1の问题是樹脂の材料特性が劣ることである。ビルドアップ法(1)では感光性エポキシ樹脂を用いる例が多いが、エポキシ樹脂はもともとガラス転移点が低い上、感光性を具备することで吸水率が増加し、高温高湿放置で絶縁性が低下するなど信頼性が低下することが問題と

なっている。

【0008】第2の問題は回路の密着強度が低いことである。配線回路層をメッキ法で形成するビルドアップ法

(1) では形成した配線回路層と絶縁樹脂との密着強度が低く半田リフロー等で加熱した際にはがれたり膨れたりする問題が生じている。

【0009】第3の問題は表面の平滑性が劣るという点である。感光性樹脂は液状のためコア基板表面の凹凸がビルドアップされた多層配線層表面にまで反映され、完成品の表面にも凹凸が形成されてしまうのである。今後、フリップチップ等のシリコンチップを基板表面にて直接接続することがシリコンチップ実装の主流になると予測されているが、このような表面に凹凸のある基板では上記実装を行うことができないという問題があつた。

【0010】また、ビルドアップ法(2)の樹脂付き銅箔を用いる方法は、第1および第2の問題に対して、樹脂特性や回路の密着性が感光性樹脂を用いるビルドアップ法(1)に比較して優れるものの、図4(d)で示すように銅箔に銅メッキが加わり、表面の銅が厚くなるために微細配線の形成が難しいなどの問題があり、金属箔をハーフエッティングして薄くするなど様々な改善が試みられている。

【0011】本発明は、上記のような従来のビルドアップ法における課題を解決することを目的とするものであり、具体的には、コア基板表面に表面平坦性に優れ、且つ少ない工程数で多層配線層が形成可能な多層配線基板と、その製造方法を提供することを目的とするものである。

【0012】

【課題を解決するための手段】本発明者は、上記目的に對して検討を重ねた結果、コア基板の表面に、絶縁層および金属粉末の充填によるピアホール導体の形成、転写法による配線回路層の形成を組み合わせることにより、上記目的が達成されることを見いだし、本発明に至った。

【0013】即ち、本発明の多層配線基板は、熱硬化性樹脂と繊維状フィラーを含有する絶縁基板の表面に配線回路層が形成されてなるコア配線基板の上面および下面に、熱硬化性樹脂を含有する絶縁層と、該絶縁層の表面に埋設された金属箔からなる配線回路層と、前記絶縁層に形成されたピアホール内に金属粉末が充填されてなるピアホール導体とを具備する多層配線層が形成されてなり、前記上面側の多層配線層と、前記下面側の多層配線層とが、前記コア基板を貫通して形成されたスルーホール内壁にメッキ層が形成されてなるスルーホール導体によって電気的に接続されてなることを特徴とするものである。

【0014】また、本発明の多層配線基板の製造方法は、熱硬化性樹脂と繊維状フィラーを含有する絶縁基板

からなり、該基板を貫通して形成されたスルーホール内壁にメッキ層が形成されてなるスルーホール導体を具備するコア基板の上面および下面に対して、少なくとも下記(a)～(e)の工程

a) 热硬化性樹脂を含有する未硬化の絶縁シートを作製する工程

b) 該絶縁シートにピアホールを形成し、該ピアホール内に金属粉末を含有するペーストを充填してピアホール導体を形成する工程

c) ピアホール導体が形成された絶縁シートをコア基板の表面に積層して絶縁層を形成する工程

d) 前記絶縁層の表面に、予め表面に金属箔からなる配線回路層が形成された転写フィルムの配線回路層形成面を積層圧着して、前記配線回路層を前記絶縁層表面に埋設した後、転写フィルムのみ剥離して前記配線回路層を前記絶縁層表面に転写させる工程

e) 前記絶縁層中の熱硬化性樹脂が硬化するに充分な温度に加熱する工程を経て多層配線層を形成してなることを特徴とするものである。

【0015】

【発明の実施の形態】以下、本発明を図1および図2とともにその製造工程を説明する。図1は、本発明によるコア基板の製造方法を説明するための工程図である。

【0016】まず、(a) ガラスエポキシ複合材料などのように、熱硬化性樹脂とガラス織布あるいは不織布などの繊維状フィラーとを含有する絶縁基板1の表面に銅、アルミニウム、銀などの金属箔2が張りつけられた基板を準備する。(b) そして、絶縁基板1に対して、任意の位置にマイクロドリル、レーザー光などによりスルーホールを形成した後、スルーホールの内壁に銅などの金属めっき層を形成してスルーホール導体3を形成する。(c) 次に、絶縁基板1表面の金属箔2に対して感光性レジストを塗布し、露光／現像後／エッティング処理／レジスト除去を経て配線回路層3を形成する。(d) その後、スルーホール導体4の空隙に樹脂5を充填することによりコア基板Aを製造する。

【0017】次に、図2に示すようにして、コア基板Aの上面および下面に多層配線層を形成する。多層配線層の形成にあたり、まず、未硬化あるいは半硬化状態の軟質な絶縁シート6を作製する(図2①)。この絶縁シート6は、コア基板A中に含まれるような繊維体を含まず、熱硬化性樹脂、あるいは熱硬化性樹脂と無機質フィラー粉末との複合材料によって形成する。この最表層部の絶縁層中に織布あるいは不織布などの繊維状フィラーが含まれると、繊維状フィラー自体の不均一性によって、ピアホール径にバラツキが生じやすく、特に、ガラス織布等を含む場合には、多湿中で長期保存するとガラス織維と有機樹脂との界面を水分が拡散してマイグレーションをもたらす等の弊害が生じるためである。

【0018】この繊維状フィラーを含まない絶縁シート

6の厚みは、上記作用を十分に發揮させる上で、10～300μm、特に40～100μmであることが望ましく、その厚みが10μmよりも薄いと、絶縁層による外気中の水分の内部への拡散を十分に抑制することができない場合があるためである。また、300μmを超えると、基板の厚みが厚くなり、基板が重くなるために、小型軽量化には不向きである。

【0019】この絶縁シート6中の有機樹脂としては、PPE(ポリフェニレンエーテル)、BTレジン(ビスマレイミドトリアジン)、エポキシ樹脂、ポリイミド樹脂、フッ素樹脂、フェノール樹脂、ポリアミドビスマレイミド等の樹脂が望ましい。また、この絶縁層中には、無機質フィラーを配合することによって、内部層の絶縁層との熱膨張特性を近似させることができ望ましい。この時に用いられる無機質フィラーとしては、SiO₂、Al₂O₃、AlN等が好適であり、フィラーの形状は平均粒径が20μm以下、特に10μm以下、最適には7μm以下の略球形状の粉末が用いられる。この無機質フィラーは、有機樹脂：無機質フィラーの体積比率で15：8.5～5：9.5の比率範囲で混合される。

【0020】絶縁シート6は、上記熱硬化性有機樹脂、または熱硬化性有機樹脂と無機質フィラーなどの組成物を混練機や3本ロールなどの手段によって十分に混合し、これを圧延法、押し出し法、射出法、ドクターブレード法などによってシート状に成形する。そして、所望により熱処理して熱硬化性樹脂を半硬化させる。半硬化には、樹脂が完全硬化するに十分な温度よりもやや低い温度に加熱する。

【0021】次に、上記絶縁シート6に対して、ピアホールを形成し(図2②)、そのピアホール内に金属粉末を含有する導体ペーストを充填してピアホール導体7を形成する(図2③)。ピアホールはパンチングやレーザー加工等が用いられるが、精度の点で炭酸ガスなどのレーザー加工が好適である。但し、レーザー加工によって直径が300μmを越えるピアホールを形成する場合、レーザーの熱でピアホール周辺の絶縁層6中の樹脂が焼け、ピアホール周辺に残滓が付着することがある。そのためさらに大きい穴加工が必要な場合にはドリルを用いる方がよい。

【0022】また、レーザーによって形成する場合、レーザーのエネルギーのバラツキは±1ミリジュール以内とすることが望ましい。これは、レーザーのエネルギーのバラツキが大きいとレーザー光の入射側と出射側のホール径の差が大きくなり、バラツキが±1ミリジュールより大きくなると、入射側と出射側のホール径との(出射側ホール径/入射側ホール径)×100(%)で表されるホール径差の許容範囲である70%よりも小さくなってしまうためである。

【0023】また、同一のピアホールに照射されるレーザーのパルス間隔は2×10⁻⁵秒以上であることが望ま

しい。パルス間隔が2×10⁻⁵秒未満では、絶縁層の樹脂が焼けピアホール周辺に残滓が残る傾向がある。パルス間隔は長くするほど良好なピアホール加工が可能であるが、生産性が下がるため2×10⁻³秒以下に設定することが望ましい。

【0024】ピアホール内に充填する導体ペーストは、銅粉末、銀粉末、銀被覆銅粉末、銅銀合金などの、平均粒径が0.5～50μmの金属粉末を主として含む。金属粉末の平均粒径が0.5μmよりも小さいと、金属粉末同士の接触抵抗が増加してスルーホール導体の抵抗が高くなる傾向にあり、50μmを越えるとスルーホール導体の低抵抗化が難しくなる傾向にある。

【0025】また、この導体ペースト中には、上記主たる金属粉末100重量部に対して、融点100～400℃の金属を5～100重量部の割合で含有することが望ましい。これらの低融点金属が絶縁層樹脂の硬化時に一部または全部が溶融し、主たる金属粉末間、あるいは後述する導体回路層とピアホール導体と間とを強固に結合するためである。低融点金属としては錫、亜鉛、ビスマス、およびこれらと銀、銅などの合金が好適に用いられる。

【0026】そして、上記のようにして作製されたピアホール導体7が形成された絶縁シート6をコア基板Aの上面および下面に積層圧着することにより絶縁層6を形成する(図2(a))。

【0027】次に、絶縁層6の表面に、配線回路層8を形成する。本発明によれば、配線回路層8の形成に際して転写法を採用する。

【0028】転写フィルム9の表面一面に接着された金属箔に対して感光性レジスト形成/露光/現像/エッチング処理/レジスト除去によって所定のパターンからなる配線回路層8を形成し、この配線回路層8が形成された転写フィルム9の配線回路層8形成側を絶縁層6の表面に積層する(図2(b))。

【0029】その後、転写フィルム9の配線回路層8を絶縁層6に圧着することによって、軟質状態の絶縁層6の表面に配線回路層8を埋設した後、転写フィルム9のみを剥離する(図2(c))。この時の圧着時の圧力は、3kg/cm²以上、温度60℃以上が適当である。

【0030】以上の工程によって、単層の配線層を形成することができる。そして、これを多層化するために、上記(a)絶縁層形成、(b)(c)配線回路層の転写/埋設を繰り返すことによって、(d)に示すような多層配線層10を形成することができる。

【0031】(e)そして、この多層配線層10の絶縁層6中の熱硬化性樹脂が完全に硬化し得る充分な温度に加熱することにより、本発明の多層配線基板Bを得ることができる。

【0032】このようにして作製された本発明の多層配

線基板Bは、図2(e)に示されるように、コア基板Aの両方に多層配線層10が形成されており、コア基板Aの上面側の多層配線層10と、下面側の多層配線層10とは、コア基板Aに形成されたスルーホール導体4によって電気的に接続されることにより、全体で6層構造の配線回路層を有する多層配線基板を得ることができる。

【0033】また、本発明の多層配線基板によれば、多層配線層10内の配線回路層8はいずれも絶縁層6の表面に埋設されていることから、配線回路層8の両側の絶縁層6の密着性に優れ、且つ金属箔からなる配線回路層8の厚みが積層構造に影響を与えることがないために、表面平滑性に優れた配線基板を得ることができる。しかも配線回路層8は転写法によって形成するために、絶縁層10がメッキ液やエッチング液中に浸漬されることはなく、これららの液の回路への浸漬による不具合を解消できる。

【0034】また、多層配線層10内のピアホール導体7は、金属粉末を含む導体ペーストの充填によって行うために、任意の位置にピアホール導体を容易に形成できるために回路の小型化が可能である。

【0035】また、製造工程が、非常に簡略化されており、しかも配線回路層の形成と、絶縁層形成およびピアホール導体との形成を同時に進行させることができるために、製造にかかる時間やコストを大幅に低減できる結果、低コストの多層配線基板を提供できる。

【0036】

【実施例】1) コア基板として、ガラス織布一エポキシ樹脂複合材料からなる絶縁基板の表面に銅箔が一面に形成された銅貼り基板を準備し、この銅箔に対して、感光性レジスト塗布／露光／現像／エッチング／レジスト除去によって回路を形成した。そして、その基板に対して、マイクロドリルで直径が0.3mmのスルーホールを形成し、そのホール内壁に銅メッキ層を施してスルーホール導体を形成し、スルーホール導体内の空隙部にエポキシ樹脂を充填してこれをコア基板とした。

【0037】2) ポリフェニレンエーテル樹脂に対して球状シリカを体積比で50:50となる組成物を用い、これをドクターブレード法によって厚さ120μmの半硬化状態の絶縁シートを作製した。

【0038】3) その後、この絶縁シートに対して、炭酸ガスレーザーによって直径が100μmの大きさのピアホールを形成した。なお、レーザーの照射条件は、1パルス当たり5mJ、1つのピア形成に対して3パルス印加、エネルギーのばらつきは1パルス当たり0.9mJ以下とした。

【0039】4) そして、ピアホール内に、平均粒径が5μmの銀被覆銅粉末と平均粒径が5μmの半田粉末を50/50重量%で混合したものに、トリアリルイソシアヌレートを添加した導体ペーストをスクリーン印刷法によって充填してピアホール導体を形成した。

【0040】5) 次に、上記コア基板に対して上記ピアホール導体を形成した絶縁シートを積層圧着して絶縁層を形成した。

【0041】6) 一方、ポリエチレンテレフタレート(PET)からなる転写フィルムの表面に12μmの銅箔を接着した後、この銅箔の表面に、感光性レジスト塗布／露光／現像／エッチング／レジスト除去によって配線回路層を形成した。

【0042】7) そして、コア基板に積層されたピアホール導体が形成された絶縁層の表面に、転写フィルムの配線回路層側を積層して20kg/cm²の圧力と120℃の温度を1分間印加した後、その転写フィルムを剥がした。その結果、配線回路層は軟質の絶縁層の表面に埋設されており、絶縁層の配線回路層形成面の表面の平滑性に優れたものであった。

【0043】8) その後、上記配線回路層が形成された絶縁層の表面に、上記2)～7)の工程を再度繰り返しておこない、コア基板の上面および下面のそれぞれに、絶縁層2、配線回路層2層の多層配線層を形成した。

【0044】9) そして、上記のようにして多層配線層を形成したものを、200℃で1時間加熱処理して、絶縁層中の熱硬化性樹脂を完全硬化させて、基板全体としては、配線回路層が全部で6層からなる多層配線基板を作製した。

【0045】作製した多層配線基板に対して、コア基板の上面側および下面側の多層配線層間の電気的な導通を測定したところ、全く問題のない良好な導通状態が得られた。また、HAST試験(130℃/湿度85%/300時間保持)、PCT試験(121℃/湿度100%/2、1気圧)について評価した結果、抵抗変化率10%以下、絶縁層の抵抗1.0MΩ以上と良好であった。

【0046】さらに、作製した多層配線基板の表面の平坦度(うねり)を触針式表面粗さ計により測定した結果、20μm以下であり、半導体用パッケージとしてフリップチップ実装も可能な平坦性を示していた。また、この基板を-65℃×30分と125℃×30分の温度サイクルを500回繰り返した後のコア基板と多層配線層との断面観察を行い、コア基板と多層配線層との接続状態を観察した結果、試験後においても良好な接続状態が維持されていた。

【0047】比較例

実施例1の1)により作製したコア基板に対して、図3のビルトアップ法(1)によって同様な総数の多層配線基板を作製した。

【0048】1) まず、コア基板の表面にエポキシ樹脂からなる感光性樹脂を100μmの厚みで塗布して絶縁層を形成した。

【0049】2) この絶縁層に対して露光現像して直径が120μmのピアホールを形成した後、ピアホールの内壁を含む絶縁層の全表面に銅のメッキ層を12μ

mの厚みで形成した。

【0050】3) その後、メッキ層表面に感光性レジストを塗布し、露光／現像／エッティング／レジスト除去を行って配線回路層を形成した。

【0051】4) その後、この配線回路層が形成された絶縁層の表面に、1) 2) 3) の処理を再度繰り返して、コア基板の上面および下面のそれぞれに、絶縁層2、配線回路層2層の多層配線層を形成した。

【0052】5) そして、上記のようにして多層配線層を形成したものを160°Cで1時間加熱処理して、絶縁層中の熱硬化性樹脂を完全硬化させて、基板全体としては、配線回路層が全部で6層からなる多層配線基板を作製した。

【0053】作製した多層配線基板に対して、コア基板の上面側および下面側の多層配線層間の電気的な導通を測定したところ、全配線については異常は認められなかったまた、HAST試験、PCT試験では、一部断線と絶縁性劣化(10⁸ Ω以下)が確認された。

【0054】さらに、作製した多層配線基板の表面の平坦度(うねり)を触針式表面粗さ計により測定した結果、70 μmであり、フリップチップ実装することができないものであった。また、この基板を-65°C×30分と125°C×30分の温度サイクルを500回繰り返した後のコア基板と多層配線層との断面観察を行い、コア基板と多層配線層との接続状態を観察した結果、コア基板と多層配線層との間にクラックが生じていた。

【0055】

【発明の効果】以上詳述した通り、本発明の多層配線基板によれば、コア基板の上面および下面に形成された多層配線層内の配線回路層はいずれも絶縁層の表面に埋設されていることから配線回路層の両側の絶縁層の密着性に優れ、且つ金属箔からなる配線回路層の厚みが積層構

造に影響を与えることがないために、配線基板表面の表面平坦性に優れた配線基板を得ることができる。しかも配線回路層を転写法によって形成するため基板がメッキ液やエッティング液中に浸漬されることはない。

【0056】また、製造工程が簡略であり、配線回路層の形成と、絶縁層形成およびピアホール導体との形成を同時に進行させることができるために、製造にかかる時間やコストを大幅に低減できる結果、低成本の多層配線基板を提供できる。

【図面の簡単な説明】

【図1】本発明の多層配線基板におけるコア基板を作製する方法を説明するための工程図である。

【図2】本発明の多層配線基板におけるコア基板の上面及び下面に多層配線層を形成する方法を説明するための工程図である。

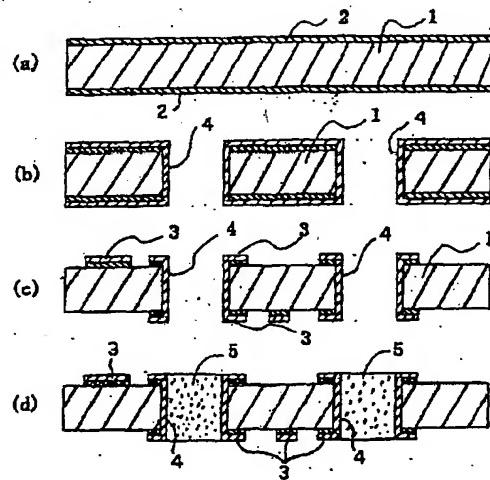
【図3】従来のビルドアップ法による多層配線基板の製造方法を説明するための工程図である。

【図4】従来の他のビルドアップ法による多層配線基板の製造方法を説明するための工程図である。

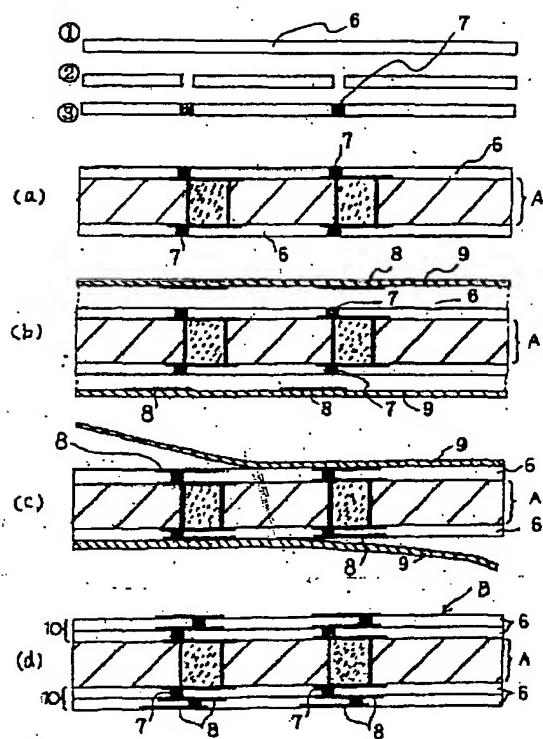
【符号の説明】

- 1 絶縁基板
- 2 金属箔
- 3 配線回路層
- 4 スルーホール導体
- 5 樹脂
- 6 絶縁層
- 7 ピアホール導体
- 8 配線回路層
- 9 転写フィルム
- 10 多層配線層
- A コア基板
- B 多層配線基板

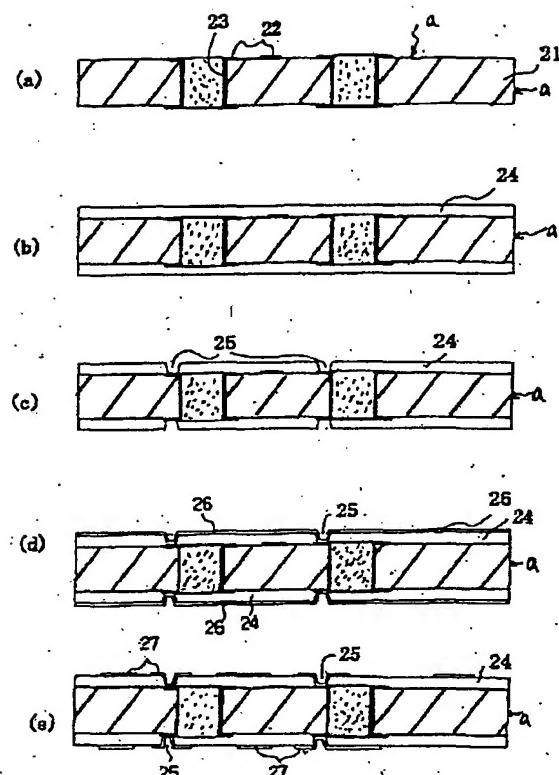
【図1】



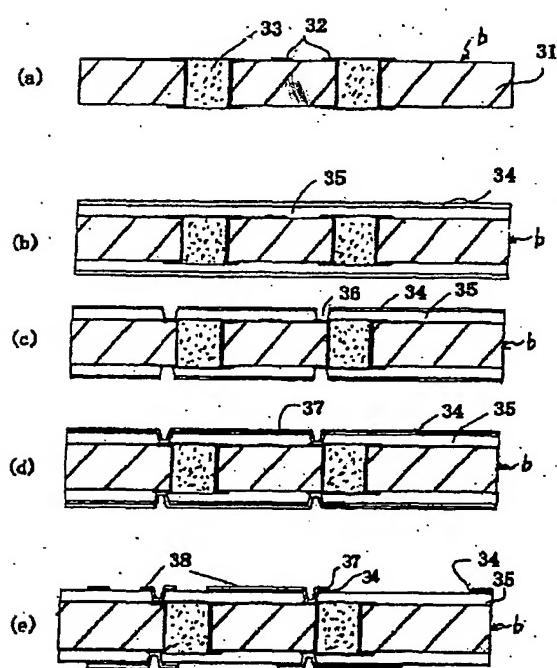
【図2】



【図3】



【図4】



フロントページの続き

Fターム(参考) 5E317 AA24 BB01 BB11 CC22 CC25
CC31 CD32 GG14 GG16
5E346 AA02 AA05 AA06 AA12 AA15
AA35 AA43 BB01 CC08 CC16
DD02 DD12 DD31 EE02 EE05
EE08 FF04 FF18 FF35 GG01
GG15 GG17 GG19 GG28 HH11
HH32